

# Receptor de Baixo Custo e Elevada Linearidade Para Sistemas de Televisão por Cabo Óptico até ao Assinante (FTTH)

Paulo Grilo Domingues, José Carlos Pedro

**Resumo-** É apresentado um circuito para utilização em receptores de Televisão por Cabo Óptico até ao assinante (FTTH). A arquitectura é baseada em dispositivos GaAs FET de baixo custo e propõe um novo esquema para redução da distorção não linear de 2ª ordem produzida pelos componentes activos.

**Abstract-** A receiver circuit for use in Fiber to the Home (FTTH) Cable TV Systems is presented. The design is based on low cost small signal GaAs FET devices and proposes a new scheme for the reduction of the 2nd order non-linear distortion generated by the active devices.

## I. INTRODUÇÃO

Desde o seu início, a indústria de Televisão por Cabo (CATV) utilizou Cabo Coaxial para a distribuição de televisão em AM-VSB aos utilizadores domésticos. O surgimento das fibras ópticas trouxe a esta aplicação um meio de transmissão com notáveis características, se comparadas com o antigo cabo coaxial: muito baixa atenuação e elevada largura de banda, entre os mais importantes. No entanto, a instalação de fibras ópticas em redes de televisão por cabo tem-se restringido a ligações entre pontos de distribuição principais, devido ao elevado custo e limitado desempenho dos conversores óptico-electrico e electrico-óptico, necessários aos blocos de amplificação. Também devido a estas limitações, a utilização de ligações ópticas nas redes de televisão por cabo tem passado pelo recurso a dispendiosos circuitos de conversão de formato (AM-FM-AM) [1].

Avanços recentes em amplificadores puramente ópticos e a melhoria das características do laser e do fotodíodo tornaram possível a instalação de sistemas de distribuição puramente ópticos, trabalhando no formato de modulação AM-VSB. Em tais sistemas, as unidades não partilhadas pelos utilizadores têm um peso importante no custo total do sistema. É este o caso do receptor. O circuito aqui proposto é uma arquitectura de baixo custo usando um esquema inovador para a redução da distorção de 2ª ordem gerada pelos dispositivos activos, minimizando ao mesmo tempo a distorção de 3ª ordem.

## II. REQUISITOS DO RECEPTOR E TOPOLOGIA PROPOSTA

Os requisitos tomados como referência para este trabalho são os estabelecidos pelo projecto ACCESS [2], especificados para o respectivo *link* óptico [3]. As especificações são particularmente exigentes no que diz respeito à distorção, devido à necessidade de manter a distorção produzida pelo receptor bem abaixo daquela que é produzida pelo Laser (o dispositivo menos linear do sistema). Os mais importantes valores estabelecidos são,

- Potência óptica de entrada:  $-7 \dots 0$  dBm
- Nível de saída:  $67 \dots 80$  dB $\mu$ V/portadora
- Índice de modulação óptico (OMI): 4.5%
- Número de canais: 40 (plano CENELEC)
- Nível de ruído equivalente na entrada:  $\leq 11$  pA/ $\sqrt{\text{Hz}}$
- CSO (*Composite Second Order*):  $< -70$  dBc, 2 tons, OMI=35%/portadora
- CTB (*Composite Triple Beat*):  $< -74$  dBc, 2 tons, OMI=35%/portadora
- Gama de frequências: 47 - 862 MHz

A seguinte topologia é proposta para o receptor: andar de entrada, baseado numa configuração de transimpedância; andar de saída baseado num circuito linearizado para baixa distorção. O andar de entrada é um esquema bem conhecido na área dos receptores ópticos, proporcionando baixo ruído sem necessidade de equalização. A utilização de realimentação contribui também para reduzir a distorção do FET. O andar de saída é um novo esquema de pré-distorção para redução da distorção de intermodulação, que será descrito na Secção seguinte.

## III. ANDAR DE SAÍDA

Dado que o objectivo deste trabalho é o projecto de um receptor de baixo custo, a utilização de dispositivos baratos é uma condição de partida. A escolha de dispositivos GaAs FET é justificada pelo seu atraente comportamento não linear, sobretudo se comparado com o dos dispositivos bipolares. Contudo, os exigentes requisitos de distorção, sobretudo no que respeita à distorção de 2ª ordem, não podem ser satisfeitos pelas configurações de amplificação habituais. É certo que há esquemas de compensação bem conhecidos e referidos na

literatura, [4, 5], mas são em geral estruturas complexas, resultando em circuitos dispendiosos. Ainda assim, a configuração aqui apresentada é um caso especial do esquema geral de compensação por pré/pós-distorção, apresentado em [5]. O aspecto inovador consiste no facto das mais importantes fontes de distorção não linear de 2ª ordem produzidas pelo dispositivo GaAs FET, serem compensadas pela introdução em cascata de um novo GaAs FET mais uma malha passiva. A distorção de 3ª ordem é minimizada por uma escolha adequada das condições de polarização [6, 7].

A Figura 1 representa a topologia proposta. O comportamento não linear de cada bloco baseado num dispositivo activo pode ser caracterizado recorrendo a uma análise segundo Séries de Volterra para não-linearidades fracas [8]. De acordo com este método, a relação entre componentes de entrada e produtos de intermodulação ou harmónicas geradas, pode ser caracterizada por uma função de transferência de 2ª ordem, ou Operador de Volterra. Se a variável de entrada do bloco não linear for uma tensão constituída por um somatório de Q componentes,

$$v_s = \frac{1}{2} \sum_{q=-Q}^Q V_{s,q} e^{j\omega_q t} \tag{1}$$

as componentes de tensão de 2ª ordem na saída serão dadas por,

$$v_{o2} = \frac{1}{4} \sum_{q1=-Q}^Q \sum_{q2=-Q}^Q V_{s,q1} V_{s,q2} H_2(\omega_{q1}, \omega_{q2}) e^{j(\omega_{q1} + \omega_{q2})t} \tag{2}$$

em que  $H_2(\omega_{q1}, \omega_{q2})$  é o Operador de Volterra de 2ª ordem.

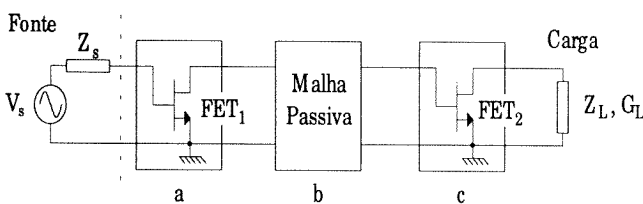


Fig. 1 - Configuração do andar de saída

A função de transferência de 1ª ordem (ganho linear) é definida da forma habitual, sendo representada por  $H_1(\omega)$ . Voltando à Figura 1 e relacionando cada bloco com o respectivo índice na função, as funções linear e de 2ª ordem globais são dadas por,

$$H_{1g}(\omega) = H_{1a}(\omega) \cdot H_{1b}(\omega) \cdot H_{1c}(\omega) \tag{3}$$

$$H_{2g}(\omega_1, \omega_2) = H_{1a}(\omega_1) \cdot H_{1a}(\omega_2) \cdot H_{1b}(\omega_1) \cdot H_{1b}(\omega_1) \cdot H_{2a}(\omega_1, \omega_2) + H_{2a}(\omega_1, \omega_2) \cdot H_{1b}(\omega_1 + \omega_2) \cdot H_{1c}(\omega_1 + \omega_2) \tag{4}$$

Uma análise mais completa necessita de uma descrição mais detalhada de cada função, mas pode já assinalar-se que os termos em (4) apresentam sinais opostos. Isto resulta de  $H_{1c}$  apresentar uma inversão de fase, pelo menos para frequências baixas. Contudo, a escolha de dispositivos tipicamente utilizados na banda de micro-ondas torna-os praticamente não reactivos na banda de CATV, pelo que daí não resultam problemas graves. Por outro lado, os comprimentos electricos devidos às dimensões físicas dos componentes da malha passiva podem causar um impacto considerável no sistema de compensação. Este problema será estudado mais à frente. Os blocos activos não necessitam de ser semelhantes para ser possível produzir compensação e pode até ser demonstrado que certas diferenças podem ser aproveitadas de forma vantajosa. Deste modo, não constituindo restrições graves os pressupostos de independência com a frequência e semelhança entre dispositivos, pode-se escrever,

$$H_{1a} = H_{1c}, H_{2a} = H_{2c} \tag{5}$$

operando-se a seguinte simplificação,

$$H_{2g} = H_{1a} H_{1b} H_{2a} (H_{1a} H_{1b} + 1) \tag{6}$$

Dado  $H_{1a}$  ser negativa, verifica-se de imediato que a condição  $|H_{1a}| |H_{1b}| = 1$  anula a função de 2ª ordem. Dado que assumimos independência com a frequência, as funções podem ser consideradas constantes com este parâmetro, deste modo a condição anterior, escrita na forma

$$|H_{1b}| = 1/|H_{1a}| \tag{7}$$

permite concluir que a malha passiva deve apresentar uma perda (em tensão) numericamente igual ao ganho de apenas um FET. A função de transferência linear virá então  $H_{1g} = H_{1a}$ , i.e., o ganho do circuito reduz-se ao ganho de apenas um FET. Pode portanto concluir-se que o preço a pagar pela linearização do amplificador é a perda de ganho. Em resumo, este esquema troca o ganho de um andar pela linearidade da cadeia de amplificação.

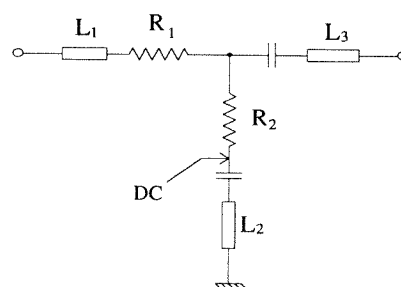


Fig. 2 - Malha passiva

A malha passiva que implementa a função acima descrita é simplesmente um divisor resistivo, representado na Figura 2 com os respectivos comprimentos electricos associados (L1, L2, L3).

A selecção dos dispositivos apropriados é assunto da maior importância, bem como o conhecimento das suas características não lineares. (7) sugere que não é necessária informação sobre comportamentos não lineares para a determinação da malha passiva, mas de facto isso só seria verdade se ambos os FET's fossem idênticos. Dado que este não é normalmente o caso, (7) deixa de ser válida. Além disso, só determinadas regiões de polarização são apropriadas. Este aspecto foi já abordado por outros autores [8], [9]. Esta última referência é de especial importância pois apresenta um método permitindo a caracterização completa dos efeitos não lineares de baixa frequência do GaAs FET, e investiga o seu comportamento ao longo de um intervalo de polarização da tensão VGS (gate-source). Este conhecimento é da maior importância, pois é possível, pelo menos para certos dispositivos, encontrar uma zona de polarização em que as componentes de distorção de 2ª ordem atingem um mínimo, enquanto que as componentes de 3ª ordem desaparecem, ou se tornam bastante pequenas. Esta região, identificada em [9] como ocorrendo próximo de VGS = 0V é claramente vantajosa para esta aplicação. Os dispositivos NEC NE710084 satisfazem esses requisitos e foram escolhidos para o protótipo. A caracterização das unidades passa pela caracterização do seu comportamento não linear e o cálculo de um conjunto de coeficientes que descrevem completamente a corrente ids (drain-source) em função das tensões de controlo vgs e vds. A relação é dada pela seguinte expressão,

$$i_{ds}(v_{gs}, v_{ds}) = G_m \cdot v_{gs} + G_{ds} \cdot v_{ds} + G_{m2} \cdot v_{gs}^2 + G_{md} \cdot v_{gs} \cdot v_{ds} + G_{d2} \cdot v_{ds}^2 + G_{m3} \cdot v_{gs}^3 + G_{m2d} \cdot v_{gs}^2 \cdot v_{ds} + G_{md2} \cdot v_{gs} \cdot v_{ds}^2 + G_{d3} \cdot v_{ds}^3 \quad (8)$$

No caso em que os dois FET's são idênticos e os seus elementos parasitas ignorados, é possível encontrar um conjunto de relações simples que determinam a situação de compensação das componentes de 2ª ordem. Assumindo,

$$G_x = 1/(R_1 + R_2) \quad G_{TX} = G_x + G_{ds} \\ G_{TL} = G_{ds} + G_L \quad (9)$$

são elas,

$$K \equiv R_2 G_x = G_{TX}/G_m \text{ e } G_{TL} = G_{TX} \quad (10)$$

No entanto, a presença de elementos parasitas, bem como as diferenças entre as duas unidades, tornam o cálculo mais complicado, pelo que uma solução numérica otimizada que usa (10) como condição de partida é mais apropriada. Para o protótipo, foram calculados os

seguintes valores para R1 e R2: R1 = 27Ω e R2 = 23Ω (tendo-se partido de R1 = 31Ω and R2 = 19Ω).

São apresentados resultados experimentais e de simulação mostrando o comportamento do circuito proposto, excitado por uma única tonalidade (Figura 3). Visualizam-se duas situações. Dado que a montagem experimental teve que utilizar componentes de montagem superficial (*surface mount*) discretos, não puderam ser evitadas dimensões físicas significativas (L1, L2 e L3), introduzindo estas uma degradação no mecanismo de compensação com o aumento da frequência. No entanto, se estes elementos puderem ser evitados, ou consideravelmente reduzidos - tal como aconteceria no caso de uma implementação MMIC (*Monolithic Microwave Integrated Circuits*) - o mecanismo de compensação funcionaria quase perfeitamente ao longo da banda de CATV. As curvas desenhadas correspondem a um caso simulado/experimental com L1=7.2mm, L2=7.0mm, L3=6.8mm, e um caso simulado com L1=L2=L3=0mm. O "eixo" de compensação refere-se à melhoria em relação ao nível de distorção harmónica produzido por um FET sozinho (a 2f1), admitindo que a potência da fundamental (a f1) é a mesma nos dois circuitos. Devido à relativamente baixa carga do circuito - 50Ω - o ganho de tensão não é elevado: 6.8dB. Num sistema de 75Ω, em que um receptor de CATV opera, o ganho poderia ser aumentado para 10 dB.

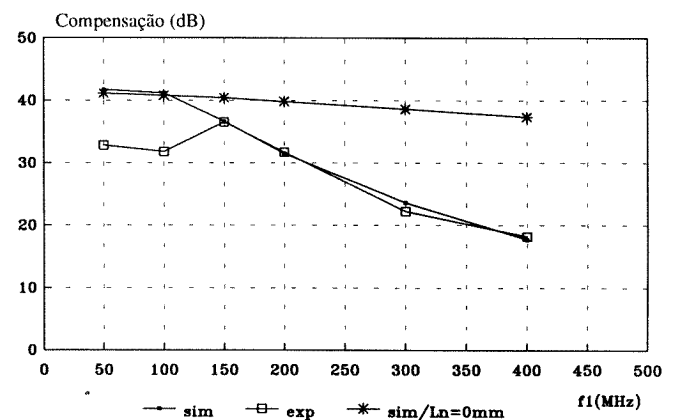


Fig. 3 - Resultados experimentais e simulados do andar de saída

#### IV. ANDAR DE ENTRADA

O andar de entrada é baseado numa topologia de transimpedância com realimentação e está representado na Figura 4.

Numa perspectiva de minimização do ruído, a utilização de uma configuração de transimpedância é quase imperativa, já que é a maneira mais fácil de conseguir as especificações de ruído. Alternativamente, um receptor de alta impedância com equalização da resposta em frequência teria de ser utilizado. Na configuração de transimpedância proposta, o ruído da resistência de realimentação é dominante em toda a banda, tornando

simples o calculo da corrente equivalente de ruído à entrada do amplificador. Tal foi também realizado por simulação, incluindo outras fontes de ruído (do FET, concretamente), sendo confirmado que a corrente equivalente de ruído na entrada está abaixo de  $11\text{pA}/\sqrt{\text{Hz}}$  com  $R_f = 430\Omega$ .

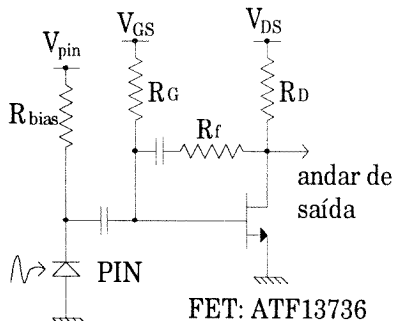


Fig. 4 - Andar de entrada

Do ponto de vista da distorção a configuração de transimpedância tem também um importante papel. De facto, uma vez que o andar de saída é de baixa distorção, o andar de entrada pode ainda gerar contribuições apreciáveis, se não se tomarem os devidos cuidados. Para este andar foi escolhido um FET Avantek de baixo custo (ATF 13736), com um valor de  $G_{m2}$  cerca de três vezes inferior ao do NEC. Por outro lado,  $G_{d2}$  é agora mais elevado do que no NEC. Isto significa que, enquanto no andar de saída a contribuição da tensão  $v_{ds}$  para a distorção era desprezável, pode agora ser dominante. E verificou-se que assim era, de facto, se ganhos de tensão demasiado elevados fossem impostos. No entanto, dado que a transimpedância do andar é determinada sobretudo por  $R_f$ , permanecendo aproximadamente independente do ganho de tensão (admitindo que o ganho da malha, controlado por  $R_D$ , é muito maior do que a unidade), este pode ser alterado com alguma liberdade, de maneira a controlar a distorção gerada por  $G_{d2}$ . Portanto,  $R_D$  foi diminuída para um valor que torna a distorção gerada pelo

andar de entrada mais baixa do que a gerada pelo andar de saída. Isto foi conseguido com  $R_D = 75\Omega$ . O andar descrito melhora a distorção de 2ª ordem gerada pelo FET sozinho em cerca de 20dB. O fotodiodo utilizado foi um modelo de baixa distorção EPM 700 L da Epitaxx.

V. AVALIAÇÃO EXPERIMENTAL

O circuito descrito nos capítulos precedentes foi construído e testado. O teste baseou-se num *set-up* segundo o esquema da Figura 5.

A utilização de duas unidades laser seguidas de um acoplador óptico destina-se a ultrapassar o problema da elevada distorção harmónica produzida por aqueles dispositivos, seguramente mais elevada do que a produzida pelo receptor a testar. Assim, os lasers são modulados por sinais sinusoidais com frequências, respectivamente,  $f_1$  e  $f_2$ , gerando harmónicas sobre cada uma delas. O receptor recebe um sinal composto, gerando, para além de harmónicas, produtos de intermodulação (frequências  $f_2-f_1$ ,  $f_2+f_1$ ,  $2f_2-f_1$ , etc). Como estas são unicamente devidas ao receptor, podem ser utilizadas para avaliar o seu nível de distorção.

Foram também realizadas simulações com 2 tons, no domínio da frequência [10] e no domínio do tempo [11], para o circuito global, cujos resultados são apresentados juntamente com os resultados experimentais. Como foi referido, o circuito experimental foi realizado com componentes de montagem de superfície normais, não se podendo evitar comprimentos electricos que degradam a compensação não-linear na parte superior da banda de CATV. Também a medida de produtos de intermodulação devido a sinais de entrada acima de 400 MHz (na oitava superior da banda) se torna agora relevante, pois que os produtos diferença ( $f_2 - f_1$ ) podem cair dentro de partes úteis da banda. Isto significa que o circuito se deve comportar de forma aceitável num espectro de frequências mais largo do que aquele que foi considerado

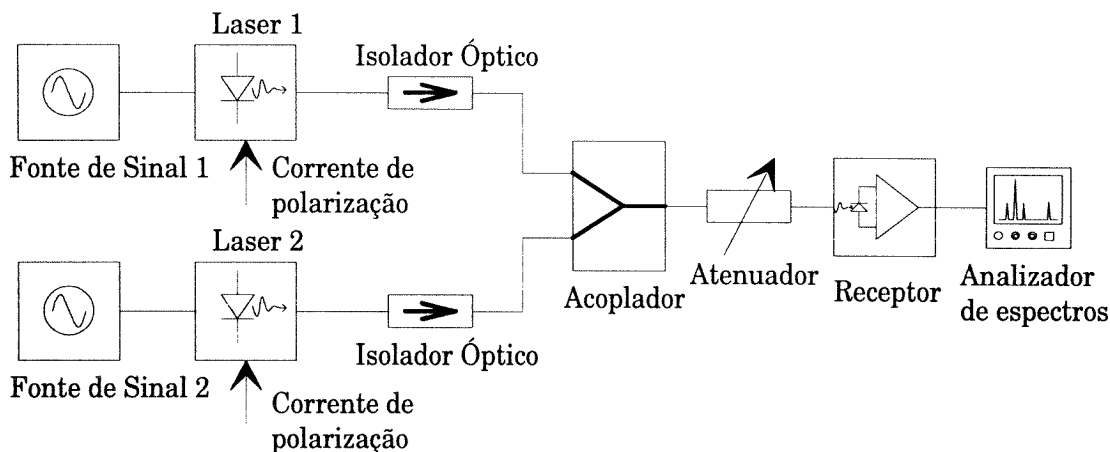


Fig. 5 - *Set-up* experimental

na avaliação harmónica. Os resultados, apresentados na Figura 6, mostram CSO ( $P_{o_{f_2+f_1}}/P_{o_{f_1}}$ ) à máxima potência de saída requerida (o ganho do receptor resultou mais elevado do que especificado, mas isso seria fácil de alterar, se necessário). Como anteriormente, duas situações simuladas são apresentadas: (1) - incluindo os comprimentos físicos experimentais, (2) - não os incluindo. Os resultados experimentais tendem a exceder as especificações, particularmente na parte superior da banda, mas o acordo com as simulações é bastante bom. É portanto razoável esperar que um protótipo baseado em micro-componentes estaria também de acordo com as simulações, satisfazendo confortavelmente as especificações.

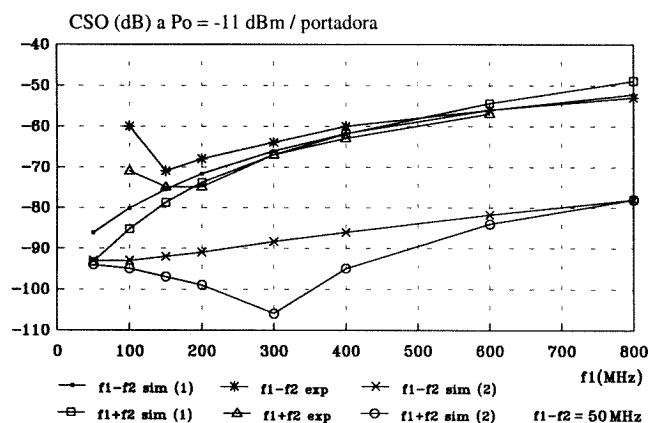


Fig. 6 - Resultados experimentais e de simulação do receptor

Faz-se notar que dispositivos GaAs FET com menor  $G_{m2}$  do que os utilizados, certamente facilitarão a tarefa aqui proposta. Mas é também importante que aquele parâmetro apresente um mínimo numa gama de tensões de polarização VGS utilizável. Isto não acontecia no caso do FET utilizado no andar de entrada, apesar de ele apresentar de facto um menor  $G_{m2}$ . A utilização do FET num mínimo de  $G_{m2}$  apresenta a dupla vantagem de minimizar a sensibilidade do circuito às condições de polarização, facilitando o ajuste e garantindo estabilidade a longo prazo, e de minimizar a distorção de 3ª ordem, de acordo com [9]. Os resultados de CTB não são apresentados, pois que se constatou estarem abaixo das capacidades de medida; de qualquer forma, bastante abaixo dos valores requeridos pelas especificações.

## VI. CONCLUSÕES

Neste artigo apresentou-se uma topologia original de pré-distorção em cascata para redução dos produtos de distorção não linear de 2ª ordem gerados numa cadeia de banda larga e alto ganho. Demonstrou-se ainda a sua utilidade na arquitectura de receptores de elevada linearidade para sistemas FTTH de CATV, pela construção e teste de um protótipo laboratorial. Resultou assim ser uma configuração simultaneamente robusta e simples, mas eficiente, capaz de produzir níveis de

compensação da distorção de 2ª ordem de pelo menos 30dB em boas condições experimentais.

## AGRADECIMENTOS

Os autores agradecem o apoio proporcionado pelo Prof. Dr. Oliveira Duarte do Grupo de Sistemas de Banda Larga. O trabalho apresentado foi desenvolvido no âmbito de uma Bolsa atribuída pela JNICT e contribuiu para o projecto ACCESS do programa RACE.

## REFERÊNCIAS

- [1] James A. Chiddix, Jay A. Vaughan and Ronald W. Wolfe, "The Use of Fiber Optics in Cable Communications Networks", Journal of Lightwave Technology, vol. 11, nº 1, January 1993.
- [2] RACE (Research for Advanced Communications in Europe): Programa de Investigação da Comunidade Europeia. ACCESS: projecto RACE R.1030
- [3] Lorens Almhag, "- Specification of the TV link - Specification of the transmitter and receiver", 1991, RACE ACCESS (R.1030) document ERI1000 WC2T1F D04C.
- [4] Robert G. Meyer, et. al., "A Wide-Band Feedforward Amplifier", IEEE Journal of Solid State Circuits, vol SC-9, No 6, December 1974
- [5] A. Prochazca, P. Lancaster and R. Neumann, "Amplifier Linearization by Complementary Pre- or Post-Distortion", IEEE Transactions on Cable Television, vol. CATV-1, No.1, October 1976.
- [6] P. Domingues and J. C. Pedro, "A New Pre-Distortion Scheme for the Reduction of Intermodulation Distortion in Optical SCM TV Systems", Proceedings of the 23rd Microwave Conference, September, 1993
- [7] P. Domingues and J. C. Pedro, "A New Pre-Distortion Scheme for the Reduction of Intermodulation Distortion in Optical Cable TV SCM Receivers", Microwave and Optical Technology Letters, November, 1994
- [8] Stephen A. Maas, "Non-linear Microwave Circuits", Artech House, 1988.
- [9] J. C. Pedro and J. Perez, "Complete Characterisation of MESFET Ids Nonlinearities for Intermodulation Analysis", 1992, Microwave and Optical Tech. Let., vol. 5, No. 8, pp. 377-380.
- [10] C/NL, Linear & Non-linear Microwave Circuit Analysis & Optimization Software, S. A. Maas, Artech House, 1990
- [11] Pspice: Circuit Analysis, MicroSim Corporation, 1991