

Aspectos Práticos da Implementação de Algoritmos em Processamento Digital de Sinal: proposta de uma cadeira

Ana Maria Tomé, José Vieira

Resumo - Neste artigo descreve-se uma cadeira de opção para o 5º ano da Licenciatura em Engenharia Electrónica e de Telecomunicações. Os objectivos principais da cadeira são: evolução das arquitecturas para processamento de sinal, programação em tempo-real de algoritmos de processamento de sinal e problemas de quantificação nas implementações em virgula fixa.

Abstract- This paper describes an elective course of the last year of Electronics and Telecommunications Engineering. The course combines the following main goals: Digital Signal Processors, real-time programming and fixed point-implementation of algorithms

I. INTRODUÇÃO

No início da década de 80 surgiram no mercado processadores com arquitecturas e conjunto de instruções (os DSP- Digital Signal Processors) especialmente desenhados para a realização de operações de processamento de sinal (por exemplo, convoluções e algoritmos de FFT). Actualmente, estes dispositivos fazem parte de sistemas que operam em tempo-real nas mais diversas áreas : comunicações, processamento de voz, processamento de imagem, engenharia biomédica, controlo etc.

Na última década o Processamento Digital de Sinal tornou-se uma área fundamental nos curricula de Engenharia Electrotécnica [1,2]. As variações que se verificam na maioria dos programas têm a ver com o contexto particular em que as disciplinas se inserem (por exemplo, localização no curso, interesses de investigação, recursos logísticos, etc.). Alguns programas incluem a implementação de algoritmos em processadores de sinal mas, a grande maioria utiliza pacotes de software para a simulação numérica e/ou simbólica de problemas de processamento de sinal (com destaque para o Matlab). A Licenciatura em Engenharia Electrónica e Telecomunicações tem 2 cadeiras em que se leccionam conceitos básicos (transformadas, desenho de filtros, algoritmos de FFT, etc.) e uma cadeira onde são leccionados conceitos mais avançados (sistemas multicaudência e filtragem adaptativa) de Processamento Digital de Sinal. Os problemas de implementação de algoritmos em virgula fixa foram retirados das cadeiras obrigatórias porque qualquer delas é leccionada a um número de alunos elevado e, não haver no Departamento condições materiais e humanas para dar ênfase prática que

o assunto requer. Refira-se, no entanto que este tema já fez parte de cadeiras obrigatórias[3,4] mas quando o número de alunos aumentou a cadeira perdeu a componente prática.

No ano lectivo de 1994/1995 resolvemos oferecer uma cadeira de opção em que se leccionassem simultaneamente as arquitecturas para processamento de sinal e os problemas de implementação de algoritmos de processamento de sinal. Pensamos que qualquer dos temas é actual e importante para alunos da Licenciatura em Engenharia Electrónica e de Telecomunicações que tenham interesse pela áreas de Processamento Sinal e de Telecomunicações. É no entanto de salientar que a esta opção não foi alheia ao aparecimento no mercado de Kits (com TMS320C50) para ensino com preços bastante reduzidos.

II. DSK -TMS320C50

A opção pelo kit da Texas DSKC50 deveu-se ao seu baixo custo, poder de cálculo, possibilidade de expansão e facilidade de utilização. No entanto, este kit não possui fonte de alimentação e apesar de incluir um *codec*, este não permite a ligação directa a microfones e auscultadores. Assim, concebeu-se uma pequena carta de expansão cujo diagrama funcional se pode observar na figura 1. Adicionou-se um amplificador de baixo ruído e alto ganho para permitir a ligação de microfones dinâmicos não amplificados, um amplificador de ganho variável para auscultadores e uma pequena fonte de alimentação para ligação directa à rede eléctrica. Nas restantes entradas colocaram-se amplificadores de ganho unitário para protecção do DSK. O somador de entrada permite utilizar uma entrada alternativa, como por exemplo uma sinusóide, o que facilita a realização de

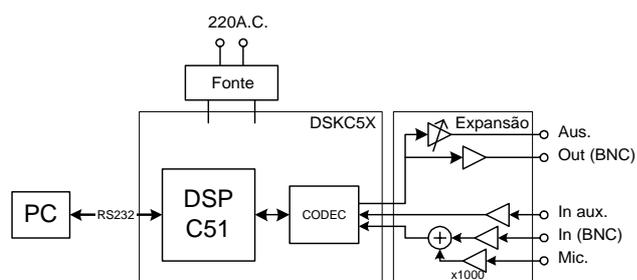


Figura 1 - Diagrama de blocos do Kit C5X com a expansão analógica. Este melhoramento facilita a realização de experiências.

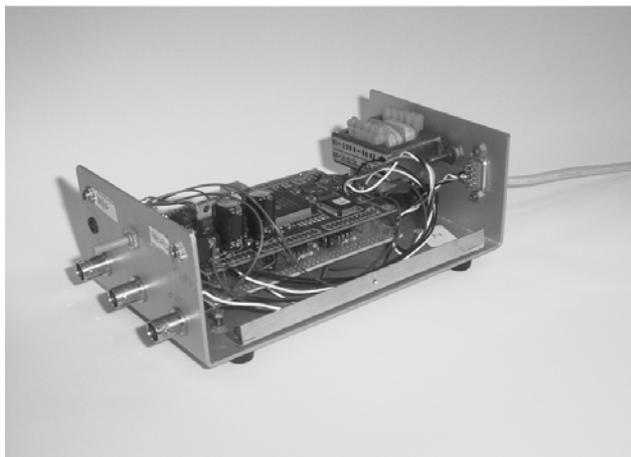


Figura 2 - Aspecto do Kit com o DSP C50 da Texas Instruments.

experiências de filtragem.

Na figura 2 podemos ver o aspecto do DSK com a placa de expansão dentro da caixa, tendo-se obtido um conjunto compacto e versátil que os alunos podem transportar e operar em segurança. Como a ligação do DSK ao PC se faz através de uma porta série RS232, os alunos podem levar o Kit para casa ou trabalhar em qualquer laboratório de PC's do DETUA. O software para desenvolvimento de aplicações é apenas constituído por um debugger e por um assembler que são versões simplificadas das versões comerciais da Texas. Estes utilitários ocupam apenas uma diskette e têm um conjunto de comandos reduzido que facilmente se utiliza. É evidente que se perdem muitas das funcionalidades (macros, bibliotecas etc) que o assembler profissional possui.

III- CURRÍCULO E METODOLOGIA

As cadeiras de opção da Licenciatura em Engenharia têm 3 créditos que podem ser repartidos por aulas teóricas ou por aulas teóricas e práticas. No caso particular desta cadeira resolvemos estruturar as 48h do curso semestral em 16h teóricas e 32h práticas (ver tabela I). Esta decisão é ditada pelo ênfase prático que pretendemos dar à cadeira. Assim, durante 2/3 do semestre haverá aulas teóricas (2h/semana) e práticas (2h/semana) e na parte final só haverá aulas práticas. Deste modo e primeiro grupo de aulas práticas decorre em paralelo com as aulas teóricas permitindo a exposição e a prática ocorra quase simultaneamente. Isto porque pretendemos que nesta fase das aulas práticas se resolvam pequenos problemas (quer de programação quer de Processamento de Sinal) que ilustrem conceitos que se expõem nas aulas teóricas.

Os temas principais da cadeira são: Arquitecturas para Processamento de Sinal, Algoritmos de Processamento de Sinal e Problemas de Quantificação. No que se refere às Arquitecturas para Processamento de Sinal procura-se dentro da filosofia geral destas arquitecturas apresentar as várias variantes existentes nos principais fabricantes (Texas, AT&T e Motorola). No entanto, a família Texas é tratada de maneira mais exaustiva sobretudo no caso particular das arquitecturas de virgula fixa. Recorre-se

neste caso a programas escritos para C10, C25 e C50 para ilustrar a evolução da arquitectura versus o poder do conjunto de instruções.

Semana	Teórica	Laboratório
1-4	Arquitecturas de Processamento de Sinal: <ul style="list-style-type: none"> Arquitectura Harvard e variantes. Formas de endereçamento. Unidade Aritméticas. Utilização do paralelismo interno da arquitectura. Exemplos de Processadores. 	Utilização do Kit (Exercícios - Grupo I)
4-6	Algoritmos <ul style="list-style-type: none"> Síntese de sinusóides. estrutura recursiva. <i>look-up-table</i>. FIR estrutura directa Síntese de notas musicais. IIR secção de 2ª ordem estrutura directa II. 	(Exercícios - Grupo II)
6-8	Problemas de Quantificação em estruturas recursivas e não recursivas: <ul style="list-style-type: none"> Quantificação dos coeficientes. Calculo das constantes de <i>scaling</i>. Ruído de quantificação 	Demonstrações Matlab
8-12	Discussão dos Projectos	Projectos

Tabela I: programa e organização da cadeira

A designação de Algoritmos para o tema seguinte justifica-se tendo em conta o ênfase com que se pretende abordar os assuntos. Por exemplo, no caso concreto dos filtros digitais são já conhecidas as diferentes técnicas de síntese de uma função de transferência, o objectivo é escolher um algoritmo que implemente uma estrutura.

O estudo dos problemas de quantificação são tratados da maneira habitual, recorrendo a modelos lineares que supõem que as fontes de sinal e ruído são estatisticamente independentes [10]. Para minimizar a probabilidade de *overflow* as constantes de *scaling* (em estruturas IIR) são escolhidas de modo a que a potência do ruído à saída se mantenha o mais pequena possível [10].

Laboratórios

No que se refere às aulas de laboratório resolvemos organizar um conjunto de exercícios de modo a facilitar e estruturar a aquisição de conhecimentos. Os exercícios têm a finalidade de rever conceitos anteriormente

aprendidos ou introduzir e tirar partido das particularidades da arquitectura e, também escrever funções a integrar nos projectos finais.

Os exercícios do Grupo I são a maioria das vezes baseados num exemplo onde se devem fazer as alterações sugeridas por cada uma das perguntas. Os exercícios propostos têm a índole e sequência seguintes:

- Aprender as facilidades de *debugging* do kit.
- Representação em virgula fixa de números associadas com as directivas do *assembler* para o efeito.
- Utilização das instruções mais importantes do DSP (MAC, MACD, RPT etc.).

Exercício 3

```
.mmregs
.ds 0a00h
x1 int 64
x2 int 32
.ps 0a00h
.entry
ldp #x1
lt x1
mpy x2
lacc #00
apac
sac1 2
loop nop
nop
b loop
```

Perguntas

1-Modifique o programa para executar as operações seguintes

a)16384x8192 b)0.5x0.25 c)-0.5x(-0.5) d)64x0.5

2-Considera mais fácil considerar os operandos notação Q15?

3-Escriva a instrução SPM 1 no início do programa e repita 1-b) e c)

4- Para dois blocos de dados (x e y) representados em Q15 e do mesmo tamanho escreva um programa que calcule

$$\sum_i x(i)y(i)$$

Tabela II: Exemplo de um Exercício do Grupo I

- Utilização dos diferentes modos de endereçamento (destaque para o endereçamento circular).
- Contagem do número de ciclos de um programa. Diminuir o tempo de execução de um programa (tirando partido do bloco de memória em que são feitas as operações de escrita/leitura de dados)
- Utilização do *codec*. Programação do filtro *anti-aliasing* e da frequência de amostragem
- Estrutura de um programa em tempo real utilizando a instrução *idle*.

Os exercícios seguintes têm por objectivo escrever funções que podem ser utilizadas nos projectos. Para além disso é também dada à utilização do Matlab bastante

importância, quer durante o processo de desenho e verificação quer na passagem de parâmetros (os coeficientes dos filtros, por exemplo) para o processador de sinal. Os exercícios deste grupo são os seguintes:

- Síntese de sinusóides.
 - estrutura recursiva 2ª ordem.
 - *look-up-table*.
- Síntese de um dente-de-serra.
- Implementação de um FIR (ver tabela III).
- Implementação de um IIR em cascata.

```
* FIR
*inicialização da estrutura de dados
N .set 144
.ps 0100h
ord .int 144

*coeficientes calculados no Matlab e
*escritos em ficheiro

coef:

.include "coef.dat";
*Linha de atrasos
.ds 01500h ;
delay: .word 0h

* programa principal com a estrutura de
*dados
lacc #coef
samm bmar
lar ar4,#ord
lacc #delay
add #N
samm ar2
idle
call filtro,ar4
.....

* A solução que deve ser apresentada
...
filtro:
zap
rpt *,ar2
madd *-
apac
ret
```

Tabela III: Implementação de um filtro FIR com ponteiros para a ordem, linha de atrasos e coeficientes.

As demonstrações Matlab foram desenvolvidas para estruturas IIR e, mostram o efeito da quantificação dos coeficientes na resposta em frequência do filtro. A relação sinal/ruído à saída é calculada para estratégias diferentes de calculo nas constantes de *scaling*. Estes programas são facultados aos alunos com a finalidade de estudarem e projectarem os seus filtros nos trabalhos a apresentar.

Os projectos são explicados genericamente recorrendo a diagramas de blocos, deixando a especificação detalhada à responsabilidade de cada grupo (ver exemplo, na figura3).

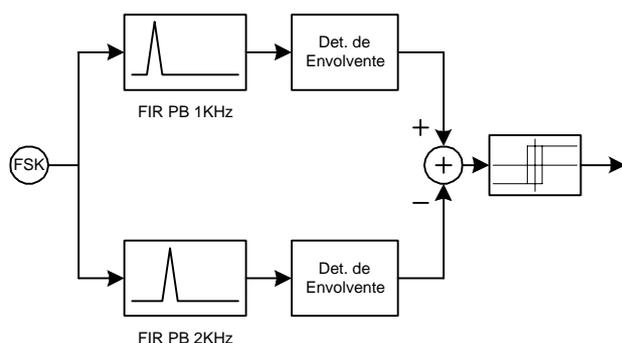


Figura 3 -Diagrama de blocos do desmodulador FSK.

Os alunos têm que escolher dois projectos de 2 grupos diferentes.

O primeiro grupo de projectos:

- Enviar (via *codec*) uma palavra binária para outro Kit.
- Síntese de uma escala musical (cada nota com pelo menos 3 harmónicos).

O segundo grupo de Projectos

- Leitura da palavra binária enviada.
- *Scrambler* de voz e *unscrambler*.
- Compressão e descompressão de voz.

Bibliografia da cadeira

Não se pode dizer que para esta cadeira exista um livro único que cubra todos os assuntos tratados. No que se refere às estruturas dos filtros e aos problemas de quantificação, a escolha é bastante variada [8,10] e já do conhecimento da maioria dos alunos.

As arquitecturas para processamento de sinal também são tratadas em livros [7,8] que têm um ou dois capítulos sobre o tema. Sobre o assunto também se indicam dois artigos Lee [5,6] que é recentemente co-autor de um livro [9] que certamente se tornará uma referência. A relevância dos processadores de sinal na tecnologia actual está também patente pela crescente oferta de livros [15].

No que se refere à programação de DSPs e, em particular da família Texas, para além dos manuais do fabricante [16], existem alguns livros com exemplos para o C25 [11] e para o C30 [12,13,15].

IV. CONCLUSÕES

A cadeira já funcionou em 3 anos consecutivos, mas só no último é que teve a organização apresentada no artigo. A primeira vez que foi leccionada, os Laboratórios eram baseados em demonstrações e projectos. E no final houve apenas dois grupos que realizaram os projectos sem ajuda, quer no que se refere ao *debugging* quer à programação. Começar a cadeira com a resolução de pequenos

problemas, além de facilitar a aprendizagem das particularidades de programação numa DSP, promove a decomposição de um projecto num conjunto de módulos o que facilita a tarefa de *debugging*.

De todos os temas tratados na cadeira, os problemas de quantificação foram os que tiveram menor receptividade. Refira-se que incluindo a maioria dos projectos blocos de filtragem, não houve um grupo que optasse por uma solução IIR.

No que diz respeito ao conteúdo da cadeira pensamos que a filtragem adaptativa e o processamento multicanal têm que fazer parte de projectos futuros.

BIBLIOGRAFIA

- [1] IEEE Transactions on Education- May 1996- A Special Issue on Digital Signal Processing Undergraduate Education
- [2] IEEE Signal Processing Magazine- November 1995- Computers Revitalize SP Education
- [3] Príncipe, J. C. Relatório do Programa, Conteúdo e Métodos de Ensino Teórico e Prático da Disciplina de Processamento Digital de Sinal- 1985
- [4] Vaz, F. Relatório do Programa, Conteúdo e Métodos de Ensino Teórico e Prático da Disciplina de Processamento Digital de Sinal- 1990
- [5] Edward Lee- Programmable DSP Architectures- Part I- IEEE ASSP Magazine-October 1988
- [6] Edward Lee- Programmable DSP Architectures- Part II- IEEE ASSP Magazine-January 1989
- [7] Haddad, Parsons- Digital Signal Processing- Theory, Applications and Hardware- Computer Science Press 1991
- [8] Mitra, Kaiser- Handbook for Digital Signal Processing-John Wiley 1992
- [9] Lapsley, Bier, Shohma, Lee- DSP Processors Fundamentals- Architectures and Features. IEEE Press- 1997
- [10] Ifeachor, Jervis- Digital Signal Processing- a practical Approach- Addison Wesley-1993
- [11] Chassaing, Horning- Digital Signal Processing with TMS320C25- John Wiley & Sons- 1990
- [12] Chassaing- Digital Signal Processing with C and TMS320C30- John Wiley & Sons- 1992
- [13] Sorensen- A Digital Processing Laboratory Using the TMS320C30- Prentice- Hall- 1997
- [14] Pirsch- Architectures for Digital Signal Processing- John Wiley- 1998
- [15] Steven A. Tretter, Communication System Design using DSP Algorithms - With Laboratory Experiments for the TMS320C30- Plenum Press-1995
- [16]- TMS320C5x DSK- Applications Guide- October 1997