

área de multiprocessamento em tempo-real, nas suas vertentes de *hardware* e *software*.

### Abstract

*The main subject of this thesis is a distributed, real-time processing system, which we have developed for application in the processing and classification of biological signals. As a matter of fact, one way to increase a system's processing power consists in the utilization of multiple processors sharing the workload among themselves; the management and coordination of shared resources becomes specially critical, when real-time systems operation is at stake.*

*This thesis can be divided into three parts:*

*The first one presents the hardware implementation of a multiprocessor together with a partial instalation of its operating system. This multiprocessor is tailored for hierarchical and real-time processing of ElectroEncephaloGrams (EEGs). Each peripheral unit - the Pre-Processor (PP) - performs digital signal processing algorithms on data provided in parallel by an input bus carrying several digitized and multiplexed analog input signals. The result of this analysis is conveyed, through a Dual-Port memory to a host microcomputer, which integrates the preprocessed data, storing it on disk when necessary, executing high-level analysis and interfacing to the user.*

*Given the need of using an operating system to control this type of multiprocessors, the second part of the thesis deals with the study of shared resource managers, showing an implementation of an Input/Output Monitor running under a real-time, multitasking kernel (RMS68K).*

*The third and last part systematizes the state-of-art of both CISCs and RISCs microcomputer architectures, cache memories and dynamic memories, concluding with suggestions for further work to be carried out in this area of real-time multiprocessing on the hardware and software aspects.*

**Título:** Sistema para a Microanálise e Classificação Automática do Electroencefalograma de Sono

**Title:** A System for the Microanalysis and Automatic Classification of Sleep Electroencephalogram

**Autor/Author:** Ana Maria Perfeito Tomé

**Orientador/Advisor:** José Carlos Príncipe

**Data Apresentação/Acceptance Date:** 12/90

**Palavras Chave:** Classificação de sono, redes neuronais, implementação multicadência.

**Key Words:** Sleep classification, neural networks, synthetic pattern recognition, multirate analysis.

**Doutoramento/Ph.D.**

### Resumo

A investigação automática de sono teve início na década de 60, principalmente pelo interesse nas perturbações de sono manifestadas por cada vez maior número de pessoas. A classificação visual de um registo de sono é uma tarefa

monótona, morosa e cara. Um registo poligráfico de uma noite de sono tem cerca de 500 m de comprimento e, um especialista pode levar algumas horas a analisá-lo.

Este trabalho apresenta um sistema onde é possível a classificação automática em estádios de sono e a microanálise dos eventos detectados. No sistema de multiprocessamento (HIDRA), as actividades do EEG/EOG são detectadas em tempo real utilizando uma filosofia de multifrequências de amostragem. No final da noite, os parâmetros temporais das actividades (duração, amplitude, período) estão armazenados em disco num ficheiro binário. A partir da informação armazenada é também apresentado um estudo estatístico dos parâmetros, o que mostra neste sistema os estudos clínicos podem ser facilmente concretizados. Além disso, as estatísticas foram também utilizadas para melhorar a concordância na classificação.

A classificação em estádios de sono é feita por uma rede neuronal treinada com o algoritmo "backpropagation". A entrada da rede é constituída por vectores que descrevem a percentagem das actividades detectadas no minuto e, a saída é o estágio de sono. O grau de concordância com a classificação visual é a medida de performance da rede. A concordância é estudada para o percepção e redes multicamada considerando estratégias de treino diferentes. Nesta aplicação, com o percepção e redes multicamada obtêm-se concordâncias idênticas, especialmente se ambas as topologias aprenderem o conjunto de treino. A melhor estratégia para treinar uma rede é utilizar o conhecimento do especialista. A concordância obtida, com redes neuronais, tem valores idênticos a outros métodos de reconhecimento de padrões bastante mais elaborados.

### Abstract

*Automatic sleep analysis has been a subject of interest since the sixties, mainly because of the growing importance of various sleep disorders. The visual analysis of sleep recordings is a tedious, laborious, time-consuming and expensive task. During a single night recording 400-500 meters of paper are produced and the visual analysis usually takes several hours of an expert.*

*This work presents an environment where it is possible to do EEG microanalysis as well as sleep staging. On a multiprocessor system a real-time and multirate implementation is done for the detection of the EEG and EOG activities. At the end of real-time analysis on EEG/EOG signals we have all the activities described by temporal parameters (such as duration, period and amplitude). A study of off-line statistics is also presented, which proved that drug and age effects can be easily achieved in this environment. These statistics can also be used to validate the detected events to improve the system performance on sleep scoring.*

*The sleep scoring is done by a feedforward neural network trained with the back-propagation algorithm. The input of the neural network is a feature vector that describes the amount of the detected EEG activities*

*within a minute and where the sleep stage is the output. The performance of the neural network is the degree of agreement with the human scorer (88%). This work also compares the performance of a single and multilayer perceptrons under different training strategies. For this application single and multilayer perceptrons performed at the same level (specially if both can learn the training set), and the best strategy to train the network is the use of human a priori knowledge. The neural network performs at the level as other, much more difficult to implement, pattern recognition algorithms.*

---

**Título:** Núcleo de Comutação de Elevado Desempenho para Redes Locais de Múltiplos Segmentos

**Title:** *High Performance Data Communication Switch for LAN interconnection*

**Autor/Author:** Nelson Rocha

**Orientadores/Advisors:** Artur Pimenta Alves e Pedro Guedes de Oliveira

**Data Apresentação/Acceptance Date:** 01/92

**Palavras Chave:** Redes locais, redes de alta velocidade, interconecção de redes, gestão de redes, simulação.

**Key Words:** *Local area networks, high speed local area networks, lan interconnection, network management, simulation.*

**Doutoramento/Ph.D.**

---

### Resumo

As redes locais de transmissão de dados são universalmente aceites como um meio de ligação de computadores, estações de trabalho e equipamento terminal genérico. Tal aceitação motivou, por sua vez, a interconexão de redes locais através da utilização de um segmento suporte (backbone).

As redes locais de elevada velocidade (por exemplo, a rede FDDI) possuem um bom desempenho para funcionarem como segmentos de suporte. No entanto, o elevado custo das suas conexões e a existência de muito equipamento baseado nas tecnologias convencionais implicam que a maioria dos utilizadores manter-se-ão ligados a redes do tipo Ethernet ou Token Ring. Outros, porém, devido às suas grandes exigências sobre os pontos de vista de largura de banda e de tempos de resposta, serão ligados a redes locais de elevada velocidade.

Neste trabalho será apresentado um sistema de comutação de elevado desempenho, o Núcleo de Comutação, capaz de actuar como uma rede local de elevada velocidade, uma vez que oferece uma grande largura de banda e pequenos tempos de resposta. Trata-se de um sistema modular, desenvolvido com tecnologia convencional, e que assume o aspecto de uma gaiola com placas de circuito impresso inseridas num barramento paralelo. Os diversos módulos comunicam entre si recorrendo ao barramento paralelo.

A cada módulo compete a gestão distribuída do acesso ao barramento paralelo, segundo um esquema de transferência de testemunho, e o diálogo com o mundo

exterior, através de interfaces específicas, os Processadores de Acesso.

Será apresentado um processador de acesso para a tecnologia IEEE802.3 ou *Ethernet*, o qual permite unir estações através de canais ponto a ponto de 10 Mbit/s, segundo uma topologia em estrela. O Processador de Acesso IEEE802.3, dado que foi desenhado com funções de filtragem de endereços e de encaminhamento, permite a interconexão de segmentos IEEE802.3 ou *Ethernet* sem a necessidade de dispositivos de comunicação adicionais.

A integração de outras tecnologias será também referida, sendo dada ênfase à tecnologia FDDI, para a qual será apresentado um processador de acesso.

Será ainda apresentada uma arquitectura de gestão, baseada no protocolo *simple network management protocol*, adequada para as aplicações do núcleo de comutação em redes locais de múltiplos segmentos.

Finalmente, será realizado um estudo de desempenho, recorrendo a técnicas de simulação, que demonstra a boa adaptabilidade do sistema para aplicações exigentes, tais como a integração de transmissão de dados com transmissão de vídeo.

### Abstract

*Local Area Networks are widely accepted and establish on the market. In order to search additional capabilities it is desirable the interconnection of the existing LANs, which can be done by a backbone network that spans distances of a broad site, like a university campus or an industrial site with multiple buildings.*

*High Speed Local Area Networks (i.e. FDDI) are suitable for backbone applications. The high cost of HSLAN connections and the existing equipment, will mean that most users will be connected to dominant LANs, Ethernet and Token Ring. However, some users will need to be directly connected to the backbone because they will require high bandwidth and low packets delay for their graphics or imaged-based applications.*

*It will be presented a high performance data communication switch able to act as a HSLAN, in the way that it can offer high bandwidth and low packets delay for high demanding applications. The data communication switch is a modular system, developed with conventional technology, that takes the form of a cardcage supporting a number of modules. The modules communicate by means of a wide band parallel backplane bus.*

*Each module deals with the distributed management of the parallel bus, namely the assignment of the access rights, and with the dialog with the outside world, by means of specific interfaces (Access Processors).*

*An Access Processor for IEEE802.3 or Ethernet technology will be described. This Access Processor is able to connect workstations by 10 Mbit/s data channels, in a point-to-point star topology. The IEEE802.3 Access Processor was designed with filtering and addressing functions in order to perform IEEE802.3 or Ethernet*