Título: Modelização e Validação de Algoritmos Não-Determinísticos de Sincronização de Relógios
Title: *Modelling and validation of non-deterministic clock synchronization algorithms*
Autor/*Author*: Pedro Nicolau Faria da Fonseca
Orientador/*Supervisor*: José Alberto Gouveia Fonseca Zoubir Mammeri
Data Apresentação/*Acceptance Date*: 21/04/99
Palavras Chave: Sincronização de relógios, sistemas distribuídos, sistemas tempo-real, algoritmos não-determinísticos.
Key Words: *Clock synchronisation, distributed systems, real-time systems, non-deterministic algorithms*
Doutoramento/*Ph.D.*

Resumo

Esta tese aborda o problema da análise e da concepção de algoritmos de sincronização de relógios não determinísticos. Os algoritmos não-determinísticos constituem uma solução promissora para o problema da sincronização de relógios, sendo prova disso o interesse que estes têm despertado nos últimos anos.

Os algoritmos de sincronização não-determinísticos utilizam técnicas estatísticas ou probabilísticas para a obtenção do resultado. Obtém-se assim uma melhor precisão do que com os algoritmos determinísticos. O preço a pagar é uma (pequena) probabilidade que o sistema não consiga sincronizar com a precisão desejada. Pode-se tornar esta probabilidade de insucesso tão pequena quanto necessário através da utlização de um número de mensagens suficientemente grande. Infelizmente, a comparação e a avaliação das diferentes soluções propostas é difícil, principalmente devido à inexistência duma base comum para estabelecer essas comparações.

Nesta tese, propomos um modelo analítico para o funcionamento dos algoritmos de sincronização não-determinísticos. O objectivo é obter uma expressão que permita calcular o número de mensagens necessárias para um determinado algoritmo, de modo a que a sincronização ocorra com a precisão e a probabilidade especificadas. Este resultado é a Condição de Garantia de Sincronização, que define uma condição suficiente para garantir o sucesso da sincronização não-determinística sob as condições especificadas de precisão e probabilidade de sucesso. Esta condição é estabelecida a

partir de parâmetros locais de um nó e de parâmetros do sistema que são facilmente calculáveis, tais como o número de nós ou os parâmetros que descrevem o atraso de comunicação como uma variável aleatória.

As condições subjacentes ao modelo proposto são verificadas experimentalmente. Para tal, desenvolveu-se uma plataforma baseada na rede CAN (Controller Area Network). As experiências realizadas permitiram verificar a validade das hipóteses associadas ao modelo.

Abstract

This thesis addresses the problem of analysing and designing non-deterministic clock synchronisation algorithms in distributed systems. Non-deterministic algorithms are a promising solution to the clock synchronisation problem, which can be testified by the attention they have received in recent years.

Non-determinist clock synchronisation algorithms use statistical or probabilistic techniques and they allow a better precision than with deterministic ones; the price to pay is a small probability that the system will fail to synchronise to the desired precision. This probability of failure can be made as small as desired by sending a sufficiently large number of messages. Unfortunately, assessing different algorithms is a difficult task, specially because we lack a common ground to establish comparisons.

We propose an analytical model for the behaviour of non-deterministic clock synchronisation algorithms. The aim is to find an expression that the distributed systems designer can use to estimate the required number of messages, in order to guarantee that a certain algorithm will synchronise to the desired precision and probability of success. This result is a Sufficient Condition for Synchronisation, which states the conditions that must be fulfilled in order to guarantee the desired precision and probability of success. This condition is based on local parameters and on system parameters that are easily computed, such as the number of sites and the description of the delay as a random variable.

The underlying assumptions are experimentally verified. For this purpose, we developed a test-bed based on the Controller Area Network. The results validate the assumptions used for the model.